

Japan Patent Laid-Open No. : 59-108360

Laid-Open Date: June 22, 1984

Application No. : 57-220873

Application Date: December 14, 1982

Applicant: Mitsubishi Electric Corporation

Inventor: Akira ISHIZU

## S P E C I F I C A T I O N

### 1. Title of the Invention

Semiconductor Device

### 2. Claim

(1) A semiconductor device, comprising: an insulating glass substrate; a shielding layer provided on said substrate for shielding sodium impurity from said substrate; a semiconductor layer provided on said shielding layer; a first insulating layer provided in the periphery of said semiconductor layer; a source region and a drain region which are provided separated from each other on said semiconductor layer; a second insulating layer provided stretching over said source region and said drain region on said semiconductor layer; a gate electrode provided on said insulating layer; and a source electrode and a drain electrode connected to said source

region and said drain region, respectively.

(2) The semiconductor device as claimed in claim 1, wherein an impurity shielding layer is formed by a silicon nitride film.

### 3. Detailed Description of the Invention

This invention relates to a semiconductor device and particularly to the commonly named thin film transistor (hereinafter referred to as TFT: Thin Film Transistor) formed on a glass substrate.

Figure 1 is a partial sectional view showing the conventional TFT. In the drawing, the reference numeral 1 is a quartz glass substrate or an insulating glass substrate such as no-alkali glass or the like, 2 is a semiconductor layer, 3 is a first insulating layer provided in the periphery of the semiconductor layer on the glass substrate 1, and 4a, 4b are a source region and a drain region respectively provided separated from each other on the semiconductor layer 2, which are formed by doping impurities to the semiconductor layer at a high concentration. The reference numeral 5 is a second insulating layer provided stretching over the source region 4a and the drain region 4b on the semiconductor layer 2, the numeral 6 is a gate electrode provided on the insulating layer 5, the numeral 7 is a source

electrode connected to the source region 4a, and 8 is a drain electrode connected to the drain region 4b.

In the thus formed TFT, in order to prevent deterioration of TFT due to elusion of sodium impurity from the glass substrate 1 to the semiconductor layer 2, it is necessary to use expensive quartz or no-alkali glass which has little sodium impurity as the insulating glass substrate 1.

This invention has been proposed in order to overcome the disadvantage of the described prior art, and it is an object of the invention to provide a high-reliability semiconductor device in which elusion of sodium impurity from a glass substrate to a semiconductor layer is restrained to prevent deterioration of TFT by providing a shielding layer for shielding sodium impurity from the substrate on the insulating glass substrate.

One embodiment of the invention will now be described with reference to the drawing. Figure 2 is a partial sectional view showing one embodiment of TFT according to the present invention. In the drawing, the reference numeral 1 is a glass substrate such as soda glass or the like, and 9 is a silicon nitride film provided on the glass substrate 1 which is formed on the whole surface of the substrate 1 by plasma CVD method (Chemical Vapor Deposition) or the like. A film of

amorphous silicon or polysilicon is formed on the whole surface of the silicon nitride film 9, further a silicon nitride film is formed thereon only on semiconductors 2, 4a, 4b by photoengraving process, and the outside of the above area is oxidized to form a first insulating layer 3. The silicon nitride film on the above semiconductor layers 2, 4a, 4b is removed, similarly a second insulating layer 5 is formed thereon, and subsequently impurities are doped to the semiconductor layers 4a, 4b at a high concentration to form a source region 4a and a drain region 4b. Further, a gate electrode 6, a source electrode 7 connected to the source region 4a, and a drain electrode 8 connected to the drain region 4b are respectively formed on the second insulating layer 5 to construct a TFT.

Generally it is well-known about the silicon nitride film used as a shielding layer 9 for impurities that even if the temperature is raised to several hundreds degrees, sodium of the impurities is not eluted through the silicon nitride film, and as shown in one embodiment of the invention, even if low-priced soda glass is used as the glass substrate 1, the sodium impurities of the soda glass substrate 1 will not be eluted to the upper semiconductor layer 2, so that it is possible to realize a low-priced and high reliability

semiconductor device which will not deteriorate the TFT.

Though soda glass is used as the glass substrate 1 in the above embodiment, it is a matter of course that a glass substrate of no-alkali glass may be used.

Further, though the shielding layer 9 is formed on the whole surface in the above embodiment, it may be formed only under the semiconductor layer 2, the source region 4a and the drain region 4b on the glass substrate 1, whereby the same effect as that of the above embodiment will be produced.

According to the present invention, as described above, a shielding layer for shielding sodium impurities from an insulating glass substrate is provided on the substrate, whereby elution of sodium impurities from the glass substrate to the semiconductor layer is restrained to prevent deterioration of the TFT, so that it is possible to obtain a semiconductor device with high reliability.

#### 4. Brief Description of the Drawings

Figure 1 is a partial sectional view showing the conventional TFT; and

Figure 2 is a partial sectional view showing one embodiment of a TFT according to the present invention.

In the drawings, the reference numeral 1 is an

insulating glass substrate, 2 is a semiconductor layer, 3 is a first insulating layer, 4a is a source region, 4b is a drain region, 5 is a second insulating layer, 6 is a gate electrode, 7 is a source electrode, 8 is a drain electrode, and 9 is an impurity shielding layer.

In the drawings, the same reference numerals designate the same or corresponding parts.

DIALOG(R)File 352:Derwent WPI  
(c) 2002 Derwent Info Ltd. All rts. reserv.  
004046429

WPI Acc No: 1984-191971/198431

Thin-film transistor on glass substrate - having silicon-nitride  
protective film NoAbstract Dwg 2/2

Patent Assignee: MITSUBISHI ELECTRIC CORP (MITQ )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 59108360	A	19840622	JP 82220873	A	19821214	198431 B

Priority Applications (No Type Date): JP 82220873 A 19821214

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

JP 59108360	A	25		
-------------	---	----	--	--

Title Terms: THIN; FILM; TRANSISTOR; GLASS; SUBSTRATE; SILICON; NITRIDE;  
PROTECT; FILM; NOABSTRACT

Derwent Class: L03; U12; U14

International Patent Class (Additional): H01L-027/12; H01L-029/78

File Segment: CPI; EPI

⑨ 日本国特許庁 (JP)  
⑩ 公開特許公報 (A)

⑪ 特許出願公開  
昭59-108360

⑫ Int. Cl.<sup>3</sup>  
H 01 L 29/78  
// H 01 L 27/12

識別記号

庁内整理番号  
7377-5F  
8122-5F

⑬ 公開 昭和59年(1984)6月22日

発明の数 1  
審査請求 未請求

(全 2 頁)

⑭ 半導体装置

⑯ 特 願 昭57-220873  
⑰ 出 願 昭57(1982)12月14日  
⑱ 発 明 者 石津頼

尼崎市塚口本町8丁目1番1号

三菱電機株式会社材料研究所内  
⑲ 出 願 人 三菱電機株式会社  
東京都千代田区丸の内2丁目2  
番3号  
⑳ 代 理 人 弁理士 葛野信一 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 絶縁性ガラス基板、この基板上に設けた上記基板よりのナトリウム不純物を遠へいする遠へい層、この遠へい層上に設けた半導体層、この半導体層の周囲に設けた第1の絶縁層、上記半導体層に分離して設けたソース領域とドレイン領域、上記半導体層上で上記ソース領域と上記ドレイン領域にまたがって設けた第2の絶縁層、この絶縁層上に設けたゲート電極、及び上記ソース領域と上記ドレイン領域にそれぞれ接続されたソース電極とドレイン電極を備えた半導体装置。

(2) 不純物遠へい層は、シリコン窒化膜よりなることを特徴とする特許請求の範囲第1項記載の半導体装置。

3. 発明の詳細な説明

この発明は半導体装置、特にガラス基板上に形成した通称薄膜トランジスタ(以下、TFT:Thin

Film Transister と称す。)に関するものである。

第1図は従来のTFTを示す部分断面図である。図において、(1)は石英ガラス基板又は無アルカリガラス等の絶縁性ガラス基板、(2)は半導体層、(3)はガラス基板(1)上で、半導体層(2)の周囲に設けた第1の絶縁層、(4a)(4b)はそれぞれ半導体層(2)に分離して設けたソース領域とドレイン領域で、半導体層に不純物を高濃度にドーピングして形成される。(5)は半導体層(2)上で、ソース領域(4a)とドレイン領域(4b)にまたがって設けた第2の絶縁層、(6)はこの絶縁層(5)の上に設けたゲート電極、(7)はソース領域(4a)に接続されたソース電極、(8)はドレイン領域(4b)に接続されたドレイン電極である。

このような構成のTFTにおいては、ガラス基板(1)より半導体層(2)へのナトリウム不純物の溶出によるTFTの劣化を防ぐために、絶縁性ガラス基板(1)として、ナトリウム不純物の少ない、高価な石英又は無アルカリガラスを使用する必要があった。

この発明は上記のような従来のものの欠点を除

去するためになされたもので、絶縁性ガラス基板上に、基板よりのナトリウム不純物を遠へいする遠へい層を設けることにより、ガラス基板より半導体層へのナトリウム不純物の溶出を抑え、TFTの劣化を防いで、高信頼性の半導体装置を提供することを目的としている。

以下、この発明の一実施例を図について説明する。第2図はこの発明にかかわるTFTの一実施例を示す部分断面図である。図において、(1)はソーダガラス等のガラス基板、(9)はガラス基板(1)上に設けたシリコン窒化膜で、プラズマCVD法（Chemical Vapor Deposition）等で基板(1)の全面に形成される。このシリコン窒化膜(9)上にアモルファスシリコン又はポリシリコンの膜を全面に形成し、さらにこの上に写真製板により半導体(2)、(4a)、(4b)上のみシリコン窒化膜を形成してこの場所以外を酸化し第1の絶縁層(3)を形成する。前記の半導体層(2)、(4a)、(4b)上のシリコン窒化膜をとり除き、その上に同様にして、第2の絶縁層(5)を形成し、次に、半導体層(4a)、(4b)に不純物を高濃度にドー

プしてソース領域(4a)及びドレイン領域(4b)を形成する。さらに、第2の絶縁層(5)上にゲート電極(6)、ソース領域(4a)に接続してソース電極(7)、ドレイン領域(4b)に接続して、ドレイン電極(8)をそれぞれ形成して、TFTが構成される。

不純物の遠へい層(9)として用いたシリコン窒化膜は、数百度に温度上昇させても、そのシリコン窒化膜を通して、不純物のナトリウムを溶出させないことは一般によく知られており、この発明の一実施例に示したように、ガラス基板(1)として、安価なソーダガラスを用いても、ソーダガラス基板(1)のナトリウム不純物が上部の半導体層(2)に溶出せず、TFTを劣化させない安価で高信頼性の半導体装置が実現できる。

なお、上記実施例ではガラス基板(1)としてソーダガラスを用いたが、無アルカリガラス等のガラス基板を用いてもよいことは勿論である。

また、上記実施例では、遠へい層(9)を全面に形成したものを示したが、ガラス基板(1)上で半導体層(2)及びソース領域(4a)、ドレイン領域(4b)の下

(3)

部のみ形成してもよく、上記実施例と同様の効果を奏する。

以上のように、この発明によれば、絶縁性基板上に、基板よりのナトリウム不純物を遠へいする遠へい層を設けたので、ガラス基板より半導体層へのナトリウム不純物の溶出を抑え、TFTの劣化を防いで、信頼性の高い半導体装置が得られる効果がある。

#### 4. 図面の簡単な説明

第1図は従来のTFTを示す部分断面図、第2図はこの発明にかかわるTFTの一実施例を示す部分断面図である。図において、(1)は絶縁性ガラス板、(2)は半導体層、(3)は第1の絶縁層、(4a)はソース領域、(4b)はドレイン領域、(5)は第2の絶縁層、(6)はゲート電極、(7)はソース電極、(8)はドレイン電極、(9)は不純物遠へい層である。

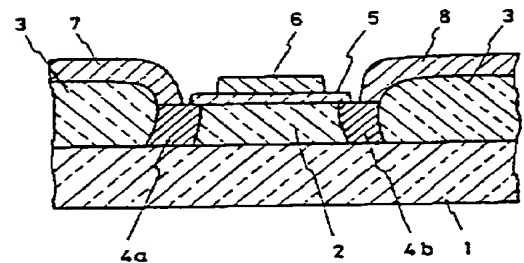
なお、図中、同一符号は同一又は相当部分を示す。

代理人 葛野 信一

(5)

(4)

第1図



第2図

